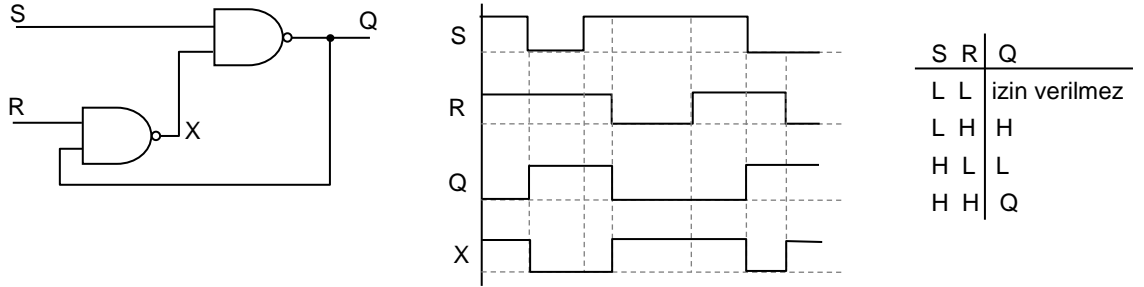


KENAR TETİKLEMELİ D FLİP-FLOP

1. SR Flip-Flop'tan Kenar Tetiklemeli D FF'a Geçiş

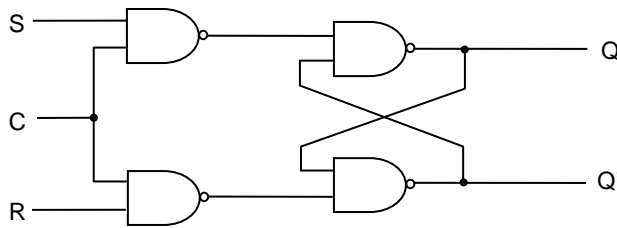
FF'lar girişlere uygulanan lojik değerlere göre durum değiştiren, geribeslemeli lojik devrelerdir. En basit FF Set-Reset (SR) FF'udur. Devre yapısı, doğruluk tablosu ve zamanlama diyagramı Şekil-1.1'de gösterilmiştir.



Şekil-1.1 Basit SR FF

Şekil-1.1'deki devrede S ve R girişleri aynı anda yüksek olduğunda çıkış bir önceki durumunu korur. S alçak, R yüksek olduğunda çıkış setlenir (Q=1). S yüksek, R alçak olduğunda çıkış resetlenir (Q=0). S ve R'nin aynı anda alçak seviyede bulunması durumunda Q ve x lojik-1 olur. FF'larda Q ve x daima birbirlerinin tersi olarak düşünüldüğünden bu istenmeyen bir durumdur. Bu sebeple S=0, R=0 durumuna izin verilmez.

Basit SR FF'ta girişlerden biri değiştiği anda çıkış etkilenir. Daha karmaşık devrelerde, kullanılan elemanlar arasındaki senkronizasyonu sağlamak için, FF girişlerinin çıkışı belirli zaman aralıklarında etkilemesi istenir. Bu ise devreye bir saat girişi eklenerek sağlanabilir.

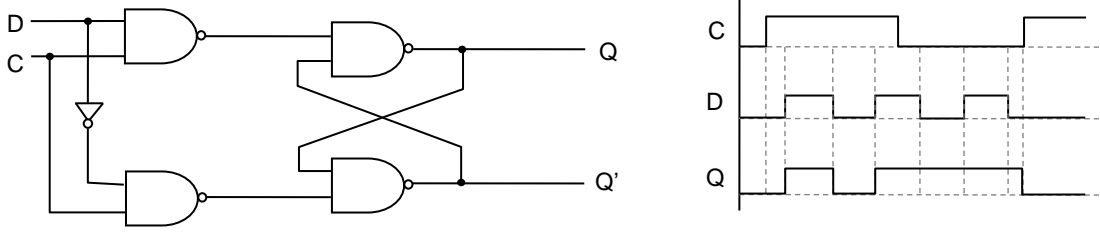


Şekil-1.2 Latch Mode SR FF

Bu devrede C girişi alçak olduğu sürece S ve R'deki değişmelerin FF'u etkilemesine izin verilmez. C yüksek olduğunda ise devre basit SR FF doğruluk tablosunu gerçekleştirir. Bu devre latch-mode SR FF olarak adlandırılır.

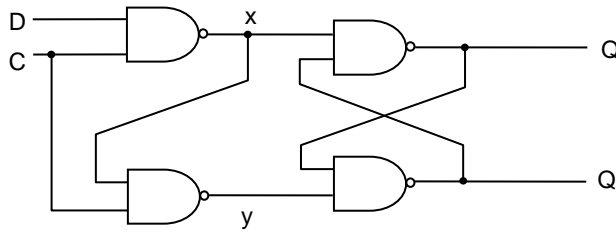
Şekil-1.2'deki latch mode SR FF'dan latch mode D FF elde edilebilir. Şekil-1.3'te gösterildiği gibi bu FF'un data (D) ve saat (C) olmak üzere iki girişi vardır. Q çıkışı saatin yüksek seviyesi süresince D girişine eşittir. Saatin düşük seviyesinde ise, yüksek durumdaki en son D girişi çıkışta

korunur. C'nin seviyesine bakılarak D'nin FF'u etkilemesine izin verildiğinden bu FF'a seviye tetiklemeli D FF da denilir.



Şekil-1.3 Latch Mode D FF

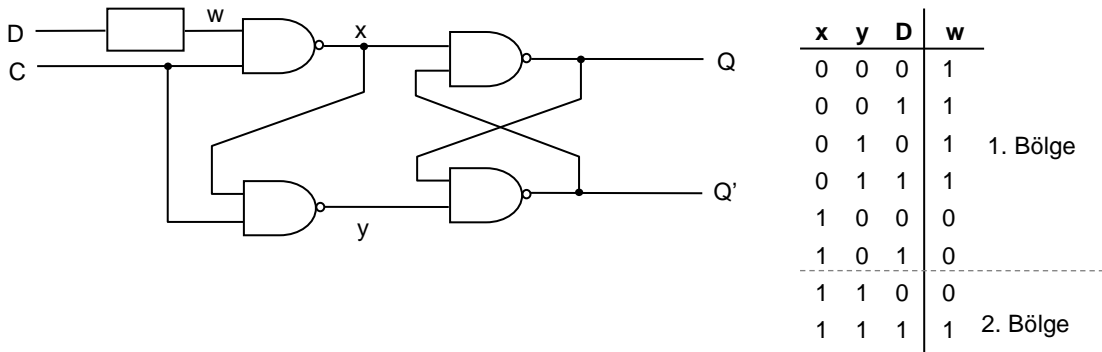
Şekil-1.3'teki devrede, saat yüksek iken x ve y'deki değerler daima birbirlerinin tersi olacağından, Şekil-1.3'teki devrede değişiklik yapılarak Şekil-1.4'te aynı özellikteki devre elde edilebilir.



Şekil-1.4 Latch Mode D FF

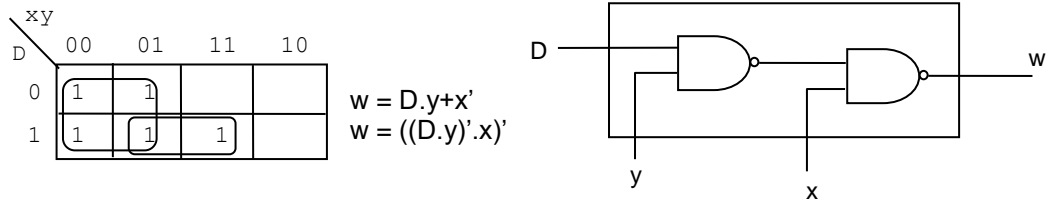
D girişi yalnızca saat işaretinin yükselen veya düşen kenarında çıkışa aktarılırsa bu FF kenar tetiklemeli D FF'udur. Şekil-1.4'ten kenar tetiklemeli D FF'unu elde etmeye çalışalım.

Şekil-1.4'teki devrede C alçak olduğu sürece x ve y lojik-1 olur ve Q bir önceki değerini korur. C alçaktan yükseğe geçtikten kısa bir süre sonra x ve y farklı yeni değerler alır. Bu kısa sürede, yani tetikleme anında C=1, x=1 ve y=1 değerlerini alır. Bu tetikleme anında D'yi çıkışa aktaran ve diğer anlarda D'nin x'i etkilemesini önleyen ek bir lojik düzenek oluşturularak FF kenar tetiklemeli yapılabilir. Bu ek lojik düzenek için doğruluk tablosu şu şekilde oluşturulabilir. C=0 için x ve y'de değişiklik olamayacağından inceleme C=1 için yapılacaktır.



Şekil-1.5 Kenar Tetiklemeliye Geçiş Devresi

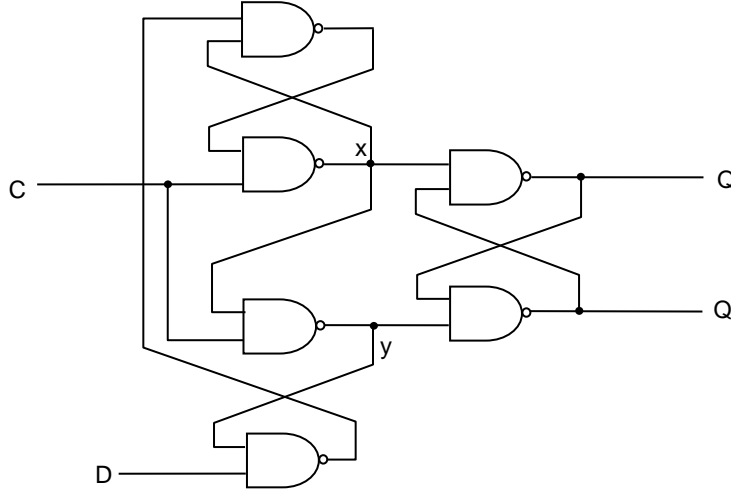
Şekil-1.5'teki devrenin doğruluk tablosunda 2. bölge tetikleme anındaki kombinasyonları içerir. Bu bölgede D'nin çıkışa aktarılması için w, D girişine eşit olmalıdır. Doğruluk tablosunda 1. bölgede iken x'in eski değeri korunmalıdır. Bu da w'nun, x'in tersi olarak alınmasıyla sağlanabilir.



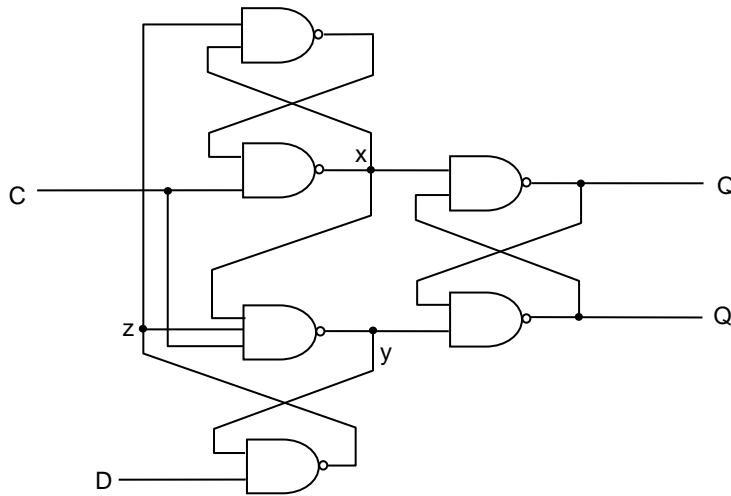
Şekil-1.6 Ek Lojik Devre Diyagram ve Şekli

Doğruluk tablosundan elde edilen ek devre Şekil-1.6'da görülmektedir. Ek devre ile Şekil-1.5'teki devre yeniden düzenlenirse Şekil-1.7'deki kenar tetiklemeli D FF'u elde edilmiş olur.

Şekil-1.7'deki devrede daha önce belirtilen tetikleme anında (C=1, x=1, y=1) x'in yeni değeri oluşmadan önce y=0 olur ve çıkış resetlenir. D=0 ise, çıkış zaten resetlenecekti. D=1 için y=1 olması sağlanarak resetleme durumu önlenmelidir. Bu, y'yi üreten kapıya D'nin tersi girilerek gerçekleştirilebilir. Bu bağlantı Şekil-1.8'de gösterilmiştir.



Şekil-1.7 Kritik Durumlu Kenar Tetiklemeli D FF



Şekil-1.8 Kenar Tetiklemeli D FF

Deneyin Yapılışı

1. Şekil-1.4'teki latch-mode D FF devresini kurunuz ve girişlerine uygulanan işaretlere göre çıkış şekillerini elde ediniz.
2. Aynı işaretleri Şekil-1.8'deki nihai devreye (Kenar Tetiklemeli D FF devresine) uygulayınız.
3. Teorik olarak kenar tetiklemeli D FF tasarımını anlayıp, başka tür FF'ların tasarımını yapabilecek bilgiyi edininiz.
4. Master-Slave FF kavramını anlayıp düşen kenarda tetiklenen bir D FF elde ediniz.

Deney Soruları

1. Latch mode FF'lar ile kenar tetiklemeli FF'lar arasındaki fark nedir (çalışma yönünden)?
2. Şekil-1.5'te verilen tablodaki 1. Ve 2. Bölge kavramları neyi ifade etmektedir? Zaman çizelgesinde gösteriniz.
3. Master-Slave FF'ların çalışma mantığı nasıldır? Araştırınız.
4. Master-Slave D FF devresinin çalışma mantığını araştırınız.