

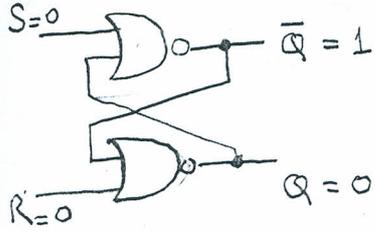
Karadeniz Technical University // Teknik Üniversitesi

Faculty of Engineering // Mühendislik Fakültesi

Department of Computer Engineering // Bilgisayar Mühendisliği Bölümü

BİL 1014 Final Exam // Dönem Sonu Sınavı

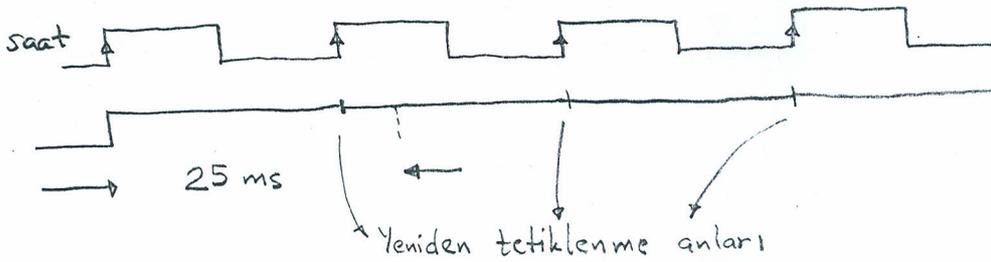
1. What is the minimum Set pulse width of a S-R latch constructed from NOR gates with 5 ns input-output delay? // 5 ns giriş-çıkış gecikmesi olan NOR kapılardan yapılmış bir S-R kilit için en kısa Kurma (Set, S) darbe genişliği ne olmalıdır?



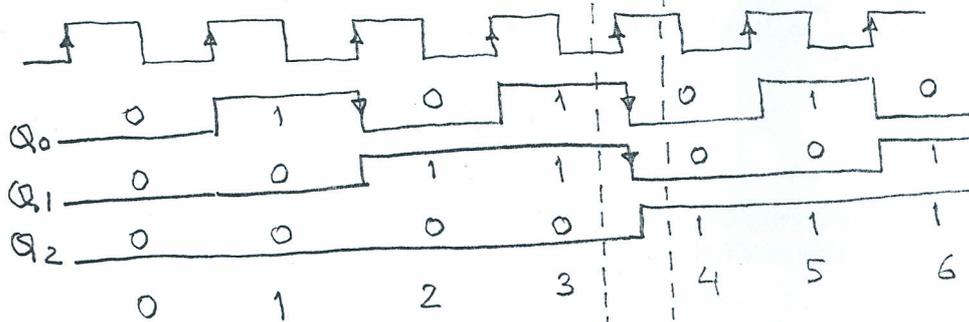
S=1 olduktan 5 ns sonra $\bar{Q}=0$ olur ve R=0 olduğundan 5 ns sonra $Q=1$ olur. $Q=1$ olduğu ve \bar{Q} çıkışının 0 olması garanti edilmiş olur. Yani iki kapı gecikmesi ($5+5=10$ ns) sonra S girişi 0 yapılabilir. Buradan en kısa S darbesi 10 ns olur.

2. The pulse width of a retriggerable one-shot with active high output is 25 ms. Draw the clock and output waveforms of the retriggerable one-shot triggered by a 50 Hz clock signal. // Aktif yüksek çıkışlı yeniden tetiklenebilen bir tek-kararlının darbe genişliği 25 ms'dir. 50 Hz saat işareti ile tetiklenen tek-kararlının saat ve çıkış dalga şekillerini çiziniz.

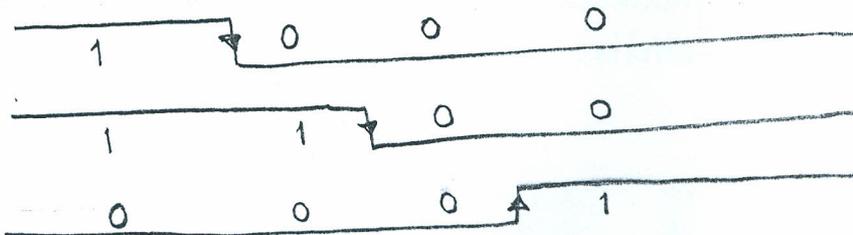
$$\text{Saat işaret periyodu } T = \frac{1}{50} = 20 \text{ ms}$$



3. Draw the output waveforms of a 3-bit asynchronous counter driven by 1 kHz clock and list all state transitions from 3 to 4 with durations assuming typical 5 ns propagation delay from clock edge to output. // 1 kHz saat ile sürülen 3-bit'lik bir asenkron sayıcının çıkış dalga şekillerini çizerek, 3'den 4'e geçişi sırasında oluşan tüm durum geçişlerini süreleri ile birlikte saat kenarından çıkışa tipik 5 ns yayılma gecikmesi varsayımı ile listeleyiniz.

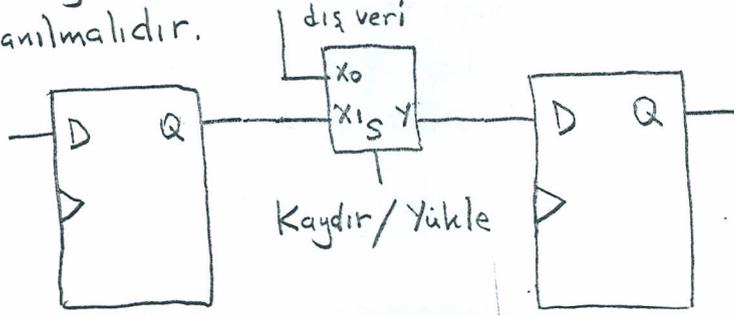


3	1 ms
2	5 ns
0	5 ns
4	1 ms



4. Shift registers with Shift/Load select input, load parallel data with clock edge from inputs to flip-flops if Shift/Load input is 0 and shift contents of the register one bit to right with each clock edge if Shift/Load input is 1. Suggest a logic circuit (basic system function) to be used between stages of a simple shift register and draw the block diagram of two stages of a shift register with Shift/Load input. // Kaydır/Yükle girişi 0 ise girişlerdeki veriyi saat kenarı ile flip-flop'lara yükler ve Kaydır/Yükle girişi 1 ise kaydedici içeriğini her saat kenarında bir bit sağa kaydırır. Basit bir kaydırmalı kaydedici basamakları arasında kullanılması gereken bir mantık devresini (basit sistem işlevi) önererek Kaydır/Yükle girişi bir kaydırmalı kaydedicinin iki basamağının öbek çizgesini çizersiniz.

Bir katın flip-flop girişine, Kaydır/Yükle = 0 ise dış veri girişi
Kaydır/Yükle = 1 ise önceki flip-flop çıkışı
bağlanması gerektiği için 2 girişten birini seçip çıkışa veren
çoğullayıcı kullanılmalıdır.



5. Main memory of many computers use Dynamic RAMs even though Static RAMs are faster than Dynamic RAMs. Explain the reason in one sentence? // Bilgisayarların çoğunun ana belleği, Statik RAM'ler Dinamik RAM'lerden daha hızlı olmasına karşılık Dinamik RAM'leri kullanmaktadır. Bunun gerekçesini tek bir cümle ile açıklayınız.

Statik RAM daha hızlı olsa da, en yüksek bellek saklama kapasitesini en düşük maliyet ile üretilmesine olanak sağlayan Dinamik RAM kullanılır.

6. Suggest a method to speed-up address decoding process which determines memory Access time? // Bellek erişim süresini belirleyen adres kod çözümü sürecinin hızlandırılabilmesi için bir çözüm öneriniz?

Adres kod çözme işlemini hızlandırmak için kod çözüm işlemi iki adet ayrı kod çözücü ile eş zamanlı olarak yapılabilir. Böylece k bitlik adres, k/2 bitlik iki kod çözücü ile satır ve sütun adresi olarak çözümlenir.

7. Memory chips have an Output Enable (OE) input. Explain why OE signal is required in one sentence? // Bellek entegre devrelerinin Çıkış Yetkilendirme (Output Enable, OE) girişi vardır. Neden OE işaretine gerek duyulduğunu bir cümle ile açıklayınız?

Kapasite artımı yapmak için birden çok sayıda bellek tümdevresinin veri uçları ortak bağlandığı için, yalnız seçilen bir tümdevrenin çıkış vermesi ve diğerlerinin veri yoluna bağlanmaması gerekmektedir. Bu nedenle çıkışı yetkilendirme ucu gereklidir.