

Name :		1	2	3	Toplam
Lastname:					
Student ID # :		1, 2	2, 3	3	PÖÇ

KTÜ Faculty of Engineering // Mühendislik Fakültesi

Dept. of Computer Eng. // Bilgisayar Müh. Böl.

BİL 1007 Resit Exam // Bütünleme Sınavı

22.01.2018

1.a. Construct the truth table of a function $Y=(X+7) \bmod 13$ for 4 bit input data $X=X_3X_2X_1X_0$ // 4 bit giriş verisi $X=X_3X_2X_1X_0$ için $Y=(X+7) \bmod 13$ işlevinin doğruluk tablosunu oluşturunuz.

$x_3 x_2 x_1 x_0$	y_3	y_2	y_1	y_0
0 0 0 0	0	1	1	1
0 0 0 1	1	0	0	0
0 0 1 0	1	0	0	1
0 0 1 1	1	0	1	0
0 1 0 0	1	0	1	1
0 1 0 1	1	1	0	0
0 1 1 0	0	0	0	0
0 1 1 1	0	0	0	1
1 0 0 0	0	0	1	0
1 0 0 1	0	0	1	1
1 0 1 0	0	1	0	0
1 0 1 1	0	1	0	1
1 1 0 0	0	1	1	0
1 1 0 1	0	1	1	1
1 1 1 0	1	0	0	0
1 1 1 1	1	0	0	1

b. Design a circuit to compute the function defined above using Karnaugh maps but **do NOT** draw the circuit schematic. // Yukarıda tanımlanan işlevi hesaplayacak bir devreyi Karnaugh haritalama kullanarak tasarlayınız fakat devre şemasını **çizmeyiniz**.

y_3

x_3	x_2	x_1	x_0	$x_0 \bar{x}_1 \bar{x}_2 \bar{x}_3$	$x_1 \bar{x}_2 \bar{x}_3$	$\bar{x}_1 x_2 \bar{x}_3$	$x_1 x_2 x_3$
00	00	01	11	10			
00	00	01	11	10			
01	01	01	11	10			
11	00	01	11	10			
10	00	01	11	10			

y_2

x_3	x_2	x_1	x_0	$x_0 \bar{x}_1 \bar{x}_2 \bar{x}_3$	$x_0 \bar{x}_1 x_2$	$\bar{x}_1 x_2 x_3$	$x_1 \bar{x}_2 x_3$
00	00	01	11	10			
00	00	01	11	10			
01	01	01	11	10			
11	00	01	11	10			
10	00	01	11	10			

y_1

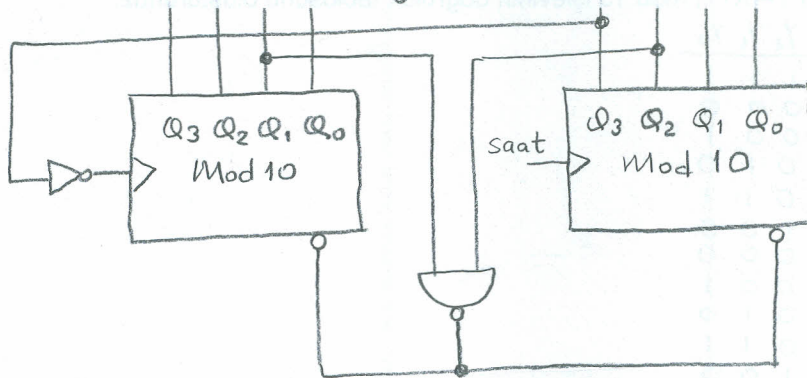
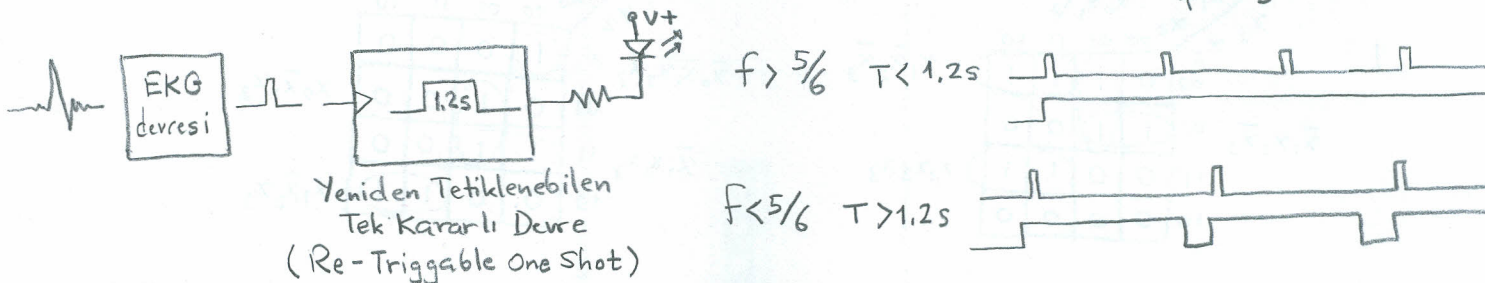
x_3	x_2	x_1	x_0	$x_0 \bar{x}_1 \bar{x}_2 \bar{x}_3$	$\bar{x}_1 x_3$
00	00	01	11	10	
00	00	01	11	10	
01	01	01	11	10	
11	00	01	11	10	
10	00	01	11	10	

y_0

x_3	x_2	x_1	x_0	$\bar{x}_0 \bar{x}_1 \bar{x}_2 \bar{x}_3$	$x_0 x_1 x_2$	$x_0 x_3$
00	00	01	11	10		
00	00	01	11	10		
01	01	01	11	10		
11	00	01	11	10		
10	00	01	11	10		

Hint : You may assume that there are asynchronous decade counters (7490) and a digital pulse generator circuit with 1 hour period. // Zamanı 12 saat biçimli göstergeye ek olarak öğlenden önce/sonra (AM/PM) belirten LED yerine 24 saat biçiminde gösteren bir sayısal saatin iki haneli saat göstergesi için iki 4-bit ard-arda (kaskat) bağlı asenkron sayıcı devresini gerekli kapılar ile tasarlayınız.

Gösterge Sürücülerine


$$50 \text{ atm/dakika} \Rightarrow 50/60 \Rightarrow 5/6 \text{ Hz} \Rightarrow T = \frac{1}{f} = \frac{6}{5} \text{ s} = 1,2 \text{ s}$$


b. Draw the clock input and output signals of an an positive edge triggered D flip flop connected in toggle mode to divide 10% duty cycle input frequency by 2. // Giriş sıklığını (frekansını) 2'ye bölmek için toggle modunda çalışacak şekilde bağlanmış yükselen kenar tetiklemeli D flip flop'un saat giriş ve çıkış işaretlerini çizin.

