

Bilgisayarın Temelleri January 18	Prof.	Student's signature
Last Name:	First Name:	Student's ID:

Birinci Bolum, Coktan Secmeli Test

1. (4 points) Which of the following use cases require the use of synchronous counters? // Aşağıdaki kullanım durumlarından hangisi senkron sayaçların kullanılmasını gerektirir?

- (a) all of them // hepsi
- (b) timers used to control traffic lights // trafik ışıklarını denetlemek için kullanılan zamanlayıcılar
- (c) timers used in washing machines // çamaşır makinelerinde kullanılan zamanlayıcılar
- (d) timers used in microwave ovens // mikrodalga fırınlarda kullanılan zamanlayıcılar
- (e) ✓ program counter register in microprocessors // mikro işlemciler içindeki program sayacı kaydedicisi

2. (4 points) The number of states per flip-flop for a Johnson counter is // Johnson sayacı için flip-flop başına durum sayısı

- (a) none // hiçbir
- (b) ✓ $2n$
- (c) $\log_2(n)$
- (d) $n/2$
- (e) n

3. (4 points) Once triggered, one-shots can be used to generate an output during time duration t_w determined by a resistance and a capacitance. Assume that the oneshot is used to detect power failure for 50 Hz mains. What should the value of t_w be to successfully detect power failure as fast as possible? // Bir kez tetiklendiğinde, bir direnç ve bir kapasite tarafından belirlenen t_w zaman aralığı boyunca bir çıkış üretmek için tek-atımlı kullanılabilir. Tek atımlının 50 Hz elektrik şebeke kesintisini tespit etmek için kullanıldığını varsayın. Elektrik kesintisini olabildiğince hızlı bir şekilde tespit etmek için t_w değeri ne olmalıdır?

- (a) 20 ms
- (b) 25 ms
- (c) 26 ms
- (d) ✓ 21 ms
- (e) 15 ms

4. (4 points) If two 4-bit comparators are cascade connected (expanded) to compare two 8-bit numbers, the output of the least significant comparator is // İki adet 4 bitlik karşılaştırıcı, iki adet 8 bitlik sayıyı karşılaştırmak için

kademeli olarak bağlanırsa (genişletilirse), en az anlamlı karşılaştırıcının çıkışı

- (a) equal to the final output // karşılaştırıcı çıkışına

eşittir

- (b) ✓ connected to the cascading inputs of the most significant comparator // en anlamlı basamak karşılaştırıcı girişlerine bağlıdır

- (c) none // hiçbir

- (d) not used // kullanılmaz

- (e) connected to the output of the most significant comparator // en anlamlı basamak karşılaştırıcı çıkışlarına bağlıdır

5. (4 points) Partial decoding can reduce number of inputs used to generate reset signal if decoded output is the first occurrence in the sequence and the counter is reset initially. If the counter is not reset initially and starts at random number then partial decoding can result in invalid output. Which of the following 3-bit counter designs can use partial decoding? // Kısmi kod çözme, kodu çözülen çıkış değeri sıradaki ilk olaya ve sayaç başlangıçta sıfırlanırsa, sıfırlama işareti üretmek için kullanılan giriş sayısını azaltabilir. Sayaç başlangıçta sıfırlanmazsa ve rasgele sayıdan başlamışsa, kısmi kod çözme geçersiz çıktıya neden olabilir. Aşağıdaki 3-bitlik sayaç tasarımlarından hangisi kısmi kod çözmeyi kullanabilir?

- (a) none // hiçbir

- (b) reset at 7, counting 0-1-2-3-4-5-6-0-1-... // 7'de sıfırlanan, 0-1-2-3-4-5-6-0-1-... sayan

- (c) reset at 5, counting 0-1-2-3-4-0-1-... // 5'de sıfırlanan, 0-1-2-3-4-0-1-... sayan

- (d) ✓ reset at 4, counting 0-1-2-3-0-1-... // 4'de sıfırlanan, 0-1-2-3-0-1-... sayan

- (e) reset at 3, counting 0-1-2-0-1-... // 3'de sıfırlanan, 0-1-2-0-1-... sayan

6. (4 points) Which of the following state changes (transitions) can not be observed in 4-bit asynchronous binary counters due to accumulated flip-flop delays? // Aşağıdaki durum değişikliklerinden (geçişler) hangisi birikmiş flip-flop gecikmelerinden dolayı 4-bit'lik asenkron ikili sayıcılarda gözlemlenemez?

- (a) ... 6 → 7 → 4 → 2 → 8 → 9 ...

- (b) ... 6 → 7 → 3 → 5 → 8 → 9 ... (c) ... 6 → 7 → 5 → 3 → 8 → 9 ... (d) ✓ none // hiçbir

52 points

- (e) ... 6 → 7 → 6 → 4 → 8 → 9 ...
7. (4 points) The output of a D latch changes if // D kilidin çıkışı aşağıdaki durumlarda değişir
- (a) output is low // çıkış düşükse
- (b) D input is high // D girişi yüksekse
- (c) ✓ enable is active // yetkilendirme aktifse
- (d) D input is low // D girişi düşükse
- (e) output is high // çıkış yüksekse
8. (4 points) Up/Down counters can be used to find the difference of two quantities measured in terms of clock cycles corresponding to time interval. By their definitions, which of the measurements given below does not need up/down counters ? // Yukari/Aşağı yönde sayan sayaçlar, zaman aralığına karşı düşen saat periyodu cinsinden ölçülen iki niceliğin farkını bulmak için kullanılabilir. Tanımlarına göre, aşağıdaki ölçümlerden hangisi yukari/aşağı sayıcılara ihtiyaç duymaz.
- (a) Acceleration of an object relative to an observer // Bir nesnenin gözlemciye göre ivmesi
- (b) Speed of an object relative to an observer // Bir nesnenin gözlemciye göre hızı
- (c) ✓ Distance of an object to an observer // Bir nesnenin gözlemciye olan uzaklığı
- (d) Rate of change of acceleration of an object relative to an observer // Bir nesnenin gözlemciye göre ivme değişimi
- (e) none // hiçbirisi
9. (4 points) How many flip-flops should be used to delay an input signal by 15 us if a 200 kHz clock signal is available in the circuit? // Devrede 200 kHz'lik bir saat işareti varsa, bir giriş işaretini 15 us geciktirmek için kaç flip-flop kullanılmalıdır?
- (a) 1
- (b) ✓ 3
- (c) none // hiçbirisi
- (d) 4
- (e) 2
10. (4 points) Which components are required to design an n-bit parallel loadable shift register? // n-bit paralel yüklenebilen kaydırmalı kaydedici tasarlamak için hangi bileşenler gereklidir?
- (a) n/2 flip-flops and n 2 to 1 data selectors // n/2 flip-flop ve n 2'den 1'e veri seçici
- (b) n flip-flops and n/2 2 to 1 data selectors // n flipflop ve n/2 2'den 1'e veri seçici
- (c) ✓ n flip-flops and n 2 to 1 data selectors // n flip-flop ve n 2'den 1'e veri seçici
- (d) n/2 flip-flops and n/2 2 to 1 data selectors // n/2 flip-flop ve n/2 2'den 1'e veri seçici
- (e) none // hiçbirisi
11. (4 points) Which disadvantage of the ring counters has caused the design of the Johnson counters? // Halka sayaçların hangi dezavantajı Johnson sayaçların tasarımına neden olmuştur?
- (a) asynchronous behavior of the counter // sayıcının asenkron davranışı
- (b) the need to use an output decoder // bir çıkış kod çözücü kullanma ihtiyacı
- (c) more number of states per flip-flop // flip-flop başına daha çok durum sayısı
- (d) ✓ the need to initiate with the desired pattern // istenen bit örüntüsü ile başlatma ihtiyacı
- (e) none // hiçbirisi
12. (4 points) Which components are required to design an n-bit universal shift register? // n-bit evrensel kaydırmalı kaydedici tasarlamak için hangi bileşenler gereklidir?
- (a) n/2 flip-flops and n/2 2 to 1 data selectors // n/2 flip-flop ve n/2 2'den 1'e veri seçici
- (b) ✓ n flip-flops and n 2 to 1 data selectors // n flip-flop ve n 2'den 1'e veri seçici
- (c) none // hiçbirisi
- (d) n flip-flops and n/2 2 to 1 data selectors // n flipflop ve n/2 2'den 1'e veri seçici
- (e) n/2 flip-flops and n 2 to 1 data selectors // n/2 flip-flop ve n 2'den 1'e veri seçici
13. (4 points) A 3 to 8 decoder with both active high and active low chip select inputs can also be used as // Hem aktif yüksek hem de aktif düşük çip seçme girişleri olan 3'den 8'e kod çözücü aynı zamanda
- (a) ✓ a DEMUX // çoğullanmış işaret açıcı olarak kullanılabilir
- (b) none // hiçbirisi
- (c) a priority encoder // öncelik kodlayıcı olarak kullanılabilir
- (d) a MUX // çoğullayıcı olarak kullanılabilir
- (e) an encoder // bir kodlayıcı olarak kullanılabilir

İkinci Bolum, Sayisal Devre Tasarimi

A repetitive algorithm in endless loop needs to execute the 0th, 1st and 2nd tasks (microinstructions stored at those addresses) by generating 0-1-2. Then it should skip the 3rd, 4th, 5th, 6th and 7th tasks and start executing the 8th, 9th, 10th and 11th tasks. After the 11th task, it should go back to the beginning of the loop and execute task 0 again.

Design an asynchronous counter circuit using flip-flops with active high asynchronous preset and clear inputs. The counter should be able to generate addresses 0-1-2-8-9-10-11-0-1-2-8-9-10-11-0-1-... continuously. Outputs of the counter should be named as 2^i where $i=1,2,\dots$

a. Design and draw the counter circuit using flip-flops and gates.

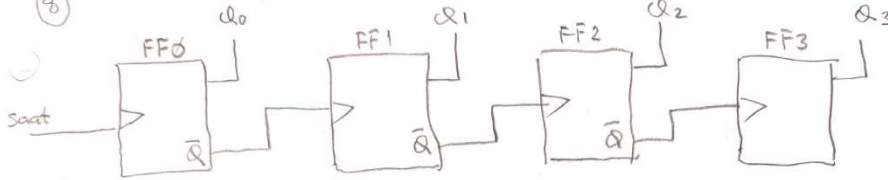
b. Draw the outputs of the counter and verify that it is indeed generating the desired counting pattern.

Sonsuz döngüde tekrarlayan bir algoritmanın 0-1-2 üretmek 0., 1. ve 2. görevleri (bu adreslerde depolanan mikro komutlar) yürütmesi gerekir. Ardından 3., 4., 5., 6. ve 7. görevleri atlamalı ve 8., 9., 10. ve 11. görevleri yürütmeye başlamalıdır. 11. görevden sonra döngünün başına geri dönmeli ve görev 0'ı tekrar yürütmelidir. Aktif yüksek asenkron kurma (preset) ve silme (reset) girişli flip-flop'lari kullanarak asenkron bir sayaç devresi tasarlayın. Sayaç sürekli olarak 0-1-2-8-9-10-11-0-1-2-8-9-10-11-0-1-... adreslerini üretebilmelidir. Sayacın çıkışları 2^i olarak adlandırılmalıdır, burada $i=1,2,\dots$ a. Flip-flop ve kapılar kullanarak sayaç devresini tasarlayın ve çizin.

c. Sayacın çıkışlarını çizin ve gerçekten istenen sayma örüntüsünü ürettiğini doğrulayın

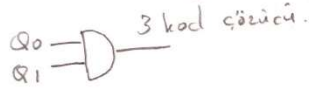
a-)

1) En yüksek sayma değeri 12 $\Rightarrow \log_2 12 > 3$, en az 4-bit sayıcı gerekir



4-bit yukarı asenkron sayıcı

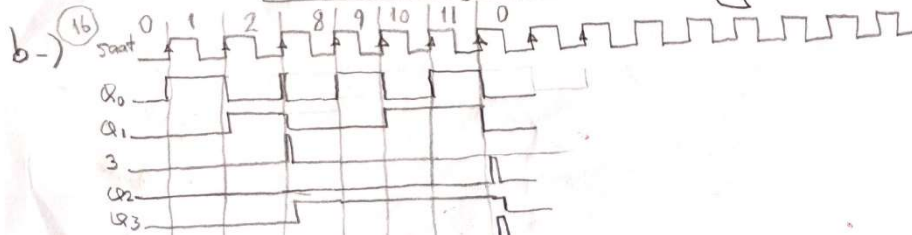
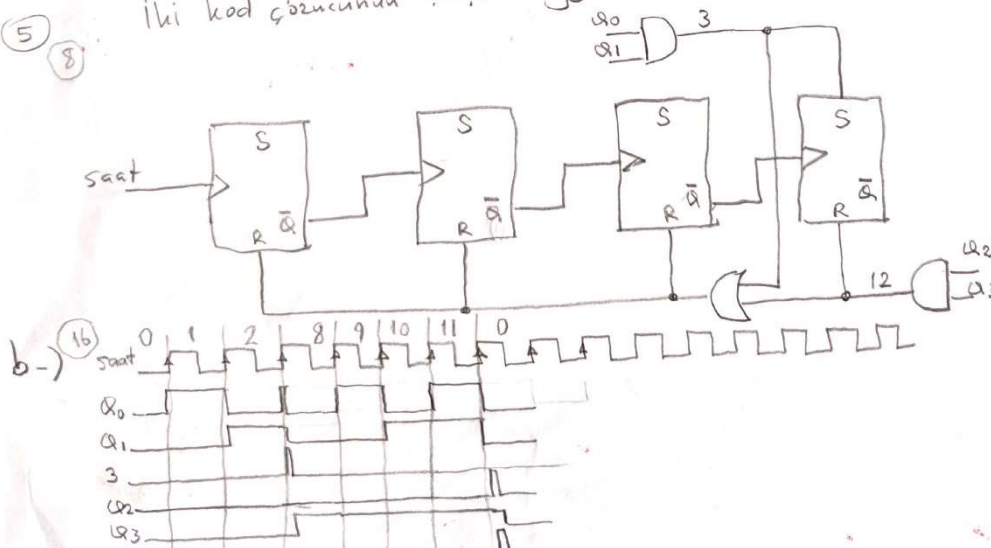
3) 0-1-2'den sonra 8'e geçmesi gerektiği için 3'ün kodu çözümlenir ve bu işaret ile FF0, FF1, FF2 sıfırlanmalı ve FF3 kurularak sayıcı 8'e atlatılır.



4) 8-9-10-11'den sonra 0'a dönmesi gerektiği için 12'nin kodu çözümlenir ve bu işaret ile FF0, FF1, FF2 ve FF3 sıfırlanarak sayıcı 0'a geri döndürülür.



5) İki kod çözümünün çıkışları uygun şekilde birleştirilirse.



Bilgisayarın Temelleri January 18	Prof.	Student's signature
Last Name:	First Name:	Student's ID:

Birinci Bolum, Coktan Secmeli Test

1. (4 points) Up/Down counters can be used to find the difference of two quantities measured in terms of clock cycles corresponding to time interval. By their definitions, which of the measurements given below does not need up/down counters ? // Yukari/Aşağı yönde sayan sayaçlar, zaman aralığına karşı düşen saat periyodu cinsinden ölçülen iki niceliğin farkını bulmak için kullanılabilir. Tanımlarına göre, aşağıdaki ölçümlerden hangisi yukari/aşağı sayıcılara ihtiyaç duymaz.

- (a) none // hiçbir
- (b) Distance of an object to an observer // Bir nesnenin gözlemciye olan uzaklığı
- (c) Speed of an object relative to an observer // Bir nesnenin gözlemciye göre hızı
- (d) Rate of change of acceleration of an object relative to an observer // Bir nesnenin gözlemciye göre ivme değişimi
- (e) Acceleration of an object relative to an observer // Bir nesnenin gözlemciye göre ivmesi

2. (4 points) Which components are required to design an n-bit universal shift register? // n-bit evrensel kaydırmalı kaydedici tasarlamak için hangi bileşenler gereklidir?

- (a) $n/2$ flip-flops and $n/2$ 2 to 1 data selectors // $n/2$ flip-flop ve $n/2$ 2'den 1'e veri seçici
- (b) n flip-flops and n 2 to 1 data selectors // n flip-flop ve n 2'den 1'e veri seçici
- (c) n flip-flops and $n/2$ 2 to 1 data selectors // n flipflop ve $n/2$ 2'den 1'e veri seçici
- (d) $n/2$ flip-flops and n 2 to 1 data selectors // $n/2$ flip-flop ve n 2'den 1'e veri seçici
- (e) none // hiçbir

3. (4 points) The output of a D latch changes if // D kilidin çıkışı aşağıdaki durumlarda değişir

- (a) output is high // çıkış yüksekse
- (b) D input is low // D girişi düşükse
- (c) enable is active // yetkilendirme aktifse
- (d) D input is high // D girişi yüksekse
- (e) output is low // çıkış düşükse

4. (4 points) If two 4-bit comparators are cascade connected (expanded) to compare two 8-bit numbers, the output of the least significant comparator is // İki adet

4 bitlik karşılaştırıcı, iki adet 8 bitlik sayıyı karşılaştırmak için kademeli olarak bağlanırsa (genişletilirse), en az anlamlı karşılaştırıcının çıkışı

- (a) not used // kullanılmaz
- (b) connected to the output of the most significant comparator // en anlamlı basamak karşılaştırıcı çıkışlarına bağlıdır
- (c) none // hiçbir
- (d) connected to the cascading inputs of the most significant comparator // en anlamlı basamak karşılaştırıcı girişlerine bağlıdır
- (e) equal to the final output // karşılaştırıcı çıkışına eşittir

5. (4 points) Which of the following state changes (transitions) can not be observed in 4-bit asynchronous binary counters due to accumulated flip-flop delays? // Aşağıdaki durum değişikliklerinden (geçişler) hangisi birikmiş flip-flop gecikmelerinden dolayı 4-bit'lik asenkron ikili sayıcılarda gözlemlenemez?

- (a) ... 6 → 7 → 5 → 3 → 8 → 9 ...
- (b) ... 6 → 7 → 6 → 4 → 8 → 9 ...
- (c) ... 6 → 7 → 4 → 2 → 8 → 9 ... (d) ... 6 → 7 → 3 → 5 → 8 → 9 ...
- (e) none // hiçbir

6. (4 points) A 3 to 8 decoder with both active high and active low chip select inputs can also be used as // Hem aktif yüksek hem de aktif düşük çip seçme girişleri olan 3'den 8'e kod çözücü aynı zamanda

- (a) none // hiçbir
- (b) a DEMUX // çoğullanmış işaret açıcı olarak kullanılabilir
- (c) an encoder // bir kodlayıcı olarak kullanılabilir
- (d) a priority encoder // öncelik kodlayıcı olarak kullanılabilir
- (e) a MUX // çoğullayıcı olarak kullanılabilir

7. (4 points) Which of the following use cases require the use of synchronous counters? // Aşağıdaki kullanım durumlarından hangisi senkron sayaçların kullanılmasını gerektirir?

- (a) timers used to control traffic lights // trafik ışıklarını denetlemek için kullanılan zamanlayıcılar

52 points

- (b) timers used in washing machines // amařır makinelerinde kullanılan zamanlayıcılar
- (c) timers used in microwave ovens // mikrodalga fırınlarda kullanılan zamanlayıcılar
- (d) all of them // hepsi
- (e) program counter register in microprocessors // mikroişlemciler içindeki program sayacı kaydedicisi
8. (4 points) Once triggered, one-shots can be used to generate an output during time duration t_w determined by a resistance and a capacitance. Assume that the oneshot is used to detect power failure for 50 Hz mains. What should the value of t_w be to successfully detect power failure as fast as possible? // Bir kez tetiklendiğinde, bir direnç ve bir kapasite tarafından belirlenen t_w zaman aralığı boyunca bir ıkış üretmek için tek-atımlı kullanılabilir. Tek atımının 50 Hz elektrik řebeke kesintisini tespit etmek için kullanıldığını varsayın. Elektrik kesintisini olabildiğince hızlı bir şekilde tespit etmek için t_w değeri ne olmalıdır?
- (a) 21 ms
- (b) 15 ms
- (c) 25 ms
- (d) 20 ms
- (e) 26 ms
9. (4 points) How many flip-flops should be used to delay an input signal by 15 μ s if a 200 kHz clock signal is available in the circuit? // Devrede 200 kHz'lık bir saat işareti varsa, bir giriş işaretini 15 μ s geciktirmek için kaç flip-flop kullanılmalıdır?
- (a) none // hiçbir
- (b) 3
- (c) 4
- (d) 2
- (e) 1
10. (4 points) Partial decoding can reduce number of inputs used to generate reset signal if decoded output is the first occurrence in the sequence and the counter is reset initially. If the counter is not reset initially and starts at random number then partial decoding can result in invalid output. Which of the following 3-bit counter designs can use partial decoding? // Kısmi kod özme, kodu özölen ıkış değeri sıradaki ilk olaya ve sayaç başlangıta sıfırlanırsa, sıfırlama işareti üretmek için kullanılan giriş sayısını azaltabilir. Sayaç başlangıta sıfırlanmazsa ve rasgele sayıdan başlamışsa, kısmi kod özme geçersiz ıktıya neden olabilir. Ařağıdaki 3-bitlik sayaç tasarımlarından hangisi kısmi kod özme için kullanılabilir?
- (a) reset at 5, counting 0-1-2-3-4-0-1-... // 5'de sıfırlanan, 0-1-2-3-4-0-1-... sayan
- (b) reset at 7, counting 0-1-2-3-4-5-6-0-1-... // 7'de sıfırlanan, 0-1-2-3-4-5-6-0-1-... sayan
- (c) reset at 4, counting 0-1-2-3-0-1-... // 4'de sıfırlanan, 0-1-2-3-0-1-... sayan
- (d) reset at 3, counting 0-1-2-0-1-... // 3'de sıfırlanan, 0-1-2-0-1-... sayan
- (e) none // hiçbir
11. (4 points) Which components are required to design an n-bit parallel loadable shift register? // n-bit paralel yüklenebilen kaydirmalı kaydedici tasarlamak için hangi bileşenler gereklidir?
- (a) n flip-flops and n 2 to 1 data selectors // n flip-flop ve n 2'den 1'e veri seçici
- (b) n/2 flip-flops and n 2 to 1 data selectors // n/2 flip-flop ve n 2'den 1'e veri seçici
- (c) none // hiçbir
- (d) n flip-flops and n/2 2 to 1 data selectors // n flipflop ve n/2 2'den 1'e veri seçici
- (e) n/2 flip-flops and n/2 2 to 1 data selectors // n/2 flip-flop ve n/2 2'den 1'e veri seçici
12. (4 points) The number of states per flip-flop for a Johnson counter is // Johnson sayıcı için flip-flop başına durum sayısı
- (a) none // hiçbir
- (b) $n/2$
- (c) $2n$
- (d) $\log_2(n)$
- (e) n
13. (4 points) Which disadvantage of the ring counters has caused the design of the Johnson counters? // Halka sayaların hangi dezavantajı Johnson sayaların tasarımına neden olmuřtur?
- (a) the need to use an output decoder // bir ıkış kod özöcü kullanma ihtiyacı
- (b) more number of states per flip-flop // flip-flop başına daha ok durum sayısı
- (c) none // hiçbir
- (d) the need to initiate with the desired pattern // istenen bit örüntüsü ile başlatma ihtiyacı
- (e) asynchronous behavior of the counter // sayıcının asenkron davranışı

İkinci Bolum, Sayisal Devre Tasarimi

A repetitive algorithm in endless loop needs to execute the 0th, 1st and 2nd tasks (microinstructions stored at those addresses) by generating 0-1-2. Then it should skip the 3rd, 4th, 5th, 6th and 7th tasks and start executing the 8th, 9th, 10th and 11th tasks. After the 11th task, it should go back to the beginning of the loop and execute task 0 again.

Design an asynchronous counter circuit using flip-flops with active high asynchronous preset and clear inputs. The counter should be able to generate addresses 0-1-2-8-9-10-11-0-1-2-8-9-10-11-0-1-... continuously. Outputs of the counter should be named as 2^i where $i=1,2,...$

a. Design and draw the counter circuit using flip-flops and gates.

b. Draw the outputs of the counter and verify that it is indeed generating the desired counting pattern.

Sonsuz döngüde tekrarlayan bir algoritmanın 0-1-2 üreterek 0., 1. ve 2. görevleri (bu adreslerde depolanan mikro komutlar) yürütmesi gerekir. Ardından 3., 4., 5., 6. ve 7. görevleri atlamalı ve 8., 9., 10. ve 11. görevleri yürütmeye başlamalıdır. 11. görevden sonra döngünün başına geri dönmeli ve görev 0'ı tekrar yürütmelidir. Aktif yüksek asenkron kurma (preset) ve silme (reset) girişli flip-flop'lari kullanarak asenkron bir sayaç devresi tasarlayın. Sayaç sürekli olarak 0-1-2-8-9-10-11-0-1-2-8-9-10-11-0-1-... adreslerini üretebilmelidir. Sayacın çıkışlari 2^i olarak adlandırılmalıdır, burada $i=1,2,...$ a. Flip-flop ve kapılar kullanarak sayaç devresini tasarlayın ve çizin.

b. Sayacın çıkışlarını çizin ve gerçekten istenen sayma örüntüsünü ürettiğini doğrulayın